

Raporu Hazırlayanlar:

İsim(1):	İsim(2):	İsim(3):	İsim(4):
Numara(1):	Numara(2):	Numara(4):	Numara(4):

Deney Numarası: 8

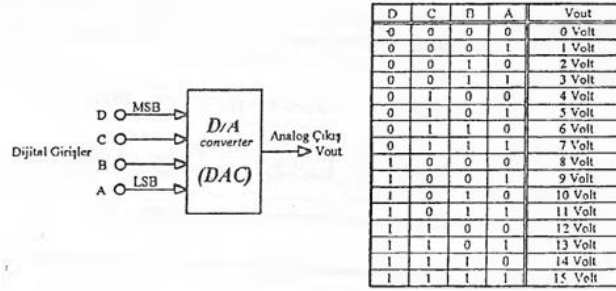
Deneyin Uygulanma Tarihi ... / ... / 20...

Deneyin Adı: Dönüştürücüler (Analog – Digital (ADC) & Digital – Analog (DAC) Convertors)

Deneyin Amacı:

Deneyden Önce Yapılacaklar: Deneye gelmeden önce dijital analog ve analog dijital dönüştürücüler konularını mutlaka gözden geçiriniz.

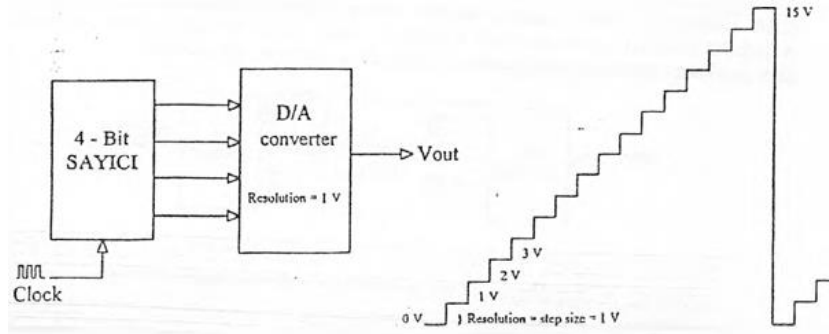
Ön Bilgi: Temel olarak; dijital kodlarla gösterilen bir bilginin her dijital koda karşılık olarak bir gerilim ya da akım değeri ile gösterilmesi işlemine dijital-analog çevrim denir. Çevrim Sonunda elde edilen analog akım ya da gerilim değeri o anda uygulanan dijital kod ile bir orantıya sahiptir. Bu çevrim işlemi yapan çeviricilere de dijital-analog çeviriciler denir. Şekil 3'te 4 bitlik bir D/A çevirici ve yaptığı çevrimle ilgili değerler tablosu görülmektedir.



Şekil 3. Dört bitlik D/A çevirici ve değerler tablosu

Çeviricinin A,B,C ve D girişleri dijital sistemin çıkış registerlerinden temin edilebilir. Çevirici dört girişe sahip olduğundan dolayı $2^4 = 16$ farklı binary değere karşılık 16 farklı çıkış üretebilmektedir. Şekil 3'teki çeviricinin Vout çıkışı binary sayılarla eşit şekilde çıkış gerilimine sahiptir (1111=15V). Bu orantılılık faktörü istenilen değerlere kurulacak devrelerle değiştirilebilir.

Bir D/A çeviricinin girişlerine 4 bitlik bir sayıcıdan bilgi temin edildiğinde, Şekil 4'te görüldüğü gibi sayıcı çıkışlarındaki binary değişmeye orantılı olarak D/A çevirici çıkışında değişken bir analog sinyal elde edilmiş olacaktır.



Şekil 4. Sayıcı girişli D/A çevirici ve çıkış dalga şekli.

Şekil 4. bizlere D/A çevirici hakkında iki önemli büyüklüğü açıkça izah etmektedir. Bu büyüklüklerden birincisi ADIM BÜYÜKLÜĞÜ (STEP SİZE)'dür. D/A çeviricinin girişine uygulanan dijital bilginin bir artırılması halinde çeviricinin analog çıkışına yansıyan değişmeye adım büyüklüğü denir. Şekil 4.'deki devrede adım büyüklüğü 1V voltur. Yani basamak halindeki analog bilginin her basamağı 1'er voltur. Sonuç olarak adım büyüklüğünü şu şekilde formülize edebiliriz.

$$\text{Adım Büyüklüğü} = \frac{\text{Maksimum DA Çevirici Çıkışı}}{2^n - 1}$$

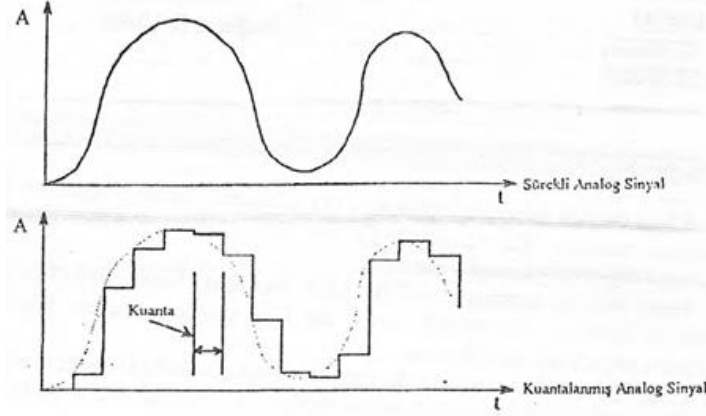
İkinci önemli büyüklük ise çözünürlüktür (RESOLUTION). D/A çeviricinin hassasiyet ve güvenilirliği bakımından bilgi veren çözünürlük adım büyüklüğünün maksimum D/A çevirici çıkışına oranıdır ve yüzde olarak ifade edilir.

$$\% \text{ Çözünürlük} = \frac{\text{Adım Büyüklüğü}}{\text{Maksimum DA Çevirici Çıkışı}} * 100$$

Şekil 4.'deki devrede çözünürlük $1V/15V=\%6,67$ 'dir Yüzde çözünürlük ayrıca şu şekilde de bulunabilir.

$$\% \text{ Çözünürlük} = \frac{1}{\text{Toplam Adım Sayısı}} * 100$$

Ön Bilgi 2: Analog-dijital çeviriciler (A/D Convertor, ADC) iki temel işlemi gerçekleştirirler; Kuantalama ve kodlama. Kuantalama işleminde sürekli bir analog sinyal (continuous signal) mümkün olan bir sayıda ayrık bölgelere (discrete range), diğer bir deyişle kuantalara dönüştürülür. Kodlama işleminde ise her bir ayrık bölgeye ya da kuantaya karşılık gelen ve değerleri binary olarak sembolize eden kodlar üretilir.

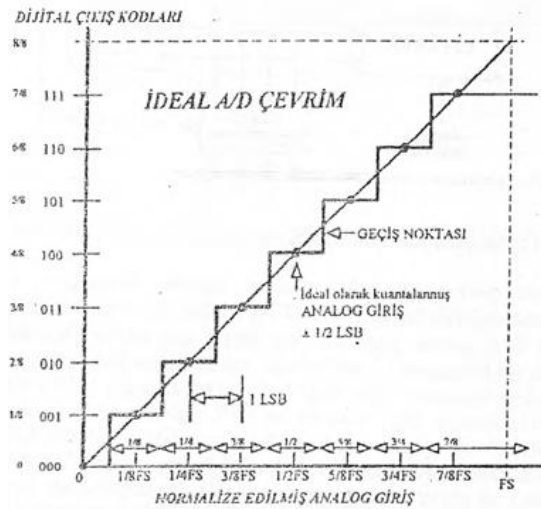


Şekil 1. Sürekli analog sinyal ve kuantalanmış analog sinyal

Analog-dijital çevrim işlemi D/A çevrimin tamamen tersi olarak düşünülebilir. A/D çeviriciler; çevrim tekniklerine göre iki genel grupta sınıflandırılabilirler. Birinci teknikte, dijitale çevrilmesi düşünülen analog sinyal ile çevirici içinde üretilen eşdeğer sinyalin kıyaslanması ve sonuçta eşdeğer dijital kodların üretilmesi söz konusudur. Bu guruba ise integratör çeviriciler ile voltaj-frekans çeviricileri dahildir.

Birinci teknik ile gerçekleştirilen çeviriciler, ikinci tekniğe göre daha hızlı çevrim yapabilmekte fakat gerçekleştirilen çevrim sonucu daha az hassasiyet göstermektedir. Yaygın olarak kullanılan A/D çeviriciler; sıralı yaklaşım ve integratör tekniği ile gerçekleştirilen çeviricilerdir. Sıralı yaklaşım tipi çeviriciler genelde, enstrüasyon işlemleri gibi, çevrim hızının önemli olduğu uygulamalarda kullanılır. İntegratör tipi çeviriciler ise çevrim hassasiyetinin ön planda olduğu panelmetre, dijital ölçüm aletleri, monitör sistemleri gibi uygulamalarda kullanılır. Bu deneyde sıralı yaklaşım tekniği ile gerçekleştirilmiş A/D çeviricileri inceleyeceğiz.

Şekil 2'de 3 bitlik bir A/D çeviriciye ait transfer karakteristikleri görülmektedir. N- bitlik bir A/D çevirici birbirinden farklı 2^N çıkış koduna sahiptir. Dolayısıyla üç bitlik A/D çevirici de düşey ekseninde gösterildiği gibi 8 farklı çıkış koduna sahip olacaktır. Yatay ekseninde gösterilen sürekli analog giriş sinyali ise geçiş noktaları (transition points) ya da karar verme seviyeleri (decision levels) ile kuantalara ayrılmıştır. Her bir kuantanın büyüklüğü $Q=FS/2^n$ ile belirlidir (FS; Full Scale - Tam Skala ; A/D çeviriciye uygulanan maksimum analog sinyal genliği). Q değerine ise kuantalama boyutu denir. Her kuantanın ona noktası; o kuantaya ait olan dijital çıkış kodu ile kesin olarak temsil edilen analog sinyal seviyesidir. Örnek olarak $1/16$ FS ve $3/16$ FS geçiş noktaları arasında kalan analog sinyali; $1/8$ FS noktasındaki analog sinyal ile aynı işleme tabi olacaktır. Yani $1/16$ FS ile $3/16$ FS arasında kalan kuantadaki analog sinyal; $1/8$ FS noktasındaki analog sinyal ile aynı dijital çıkış koduna sahip olacak ve 001 çıkış kodu ile temsil edilecektir. Dolayısıyla kuantalama işlemi $FS/2^n$ değerinde kendiliğinden ortaya çıkan bir hataya sahiptir, ideal olarak bir A/D çevirici çıkışı (M, analog girişe karşılık üretilen dijital A/D çevirici çıkışı) $M \cdot Q/2$ (ya da $M \cdot FS/2^{n+1}$) değerine sahiptir. Kuantalama işlemi esnasında ortaya çıkan bu hatanın küçültülmesinin tek yolu daha fazla bit sayısına sahip A/D çeviriciler kullanmaktır. Başka bir deyişle kuantalama boyutunun, bit sayısının artırılması ile düşürülmesidir.



Şekil 2. 3 bit A/D çeviriciye ait analog-dijital çevrim ilişkisi

Pratikte kendiliğinden oluşan kuantalama hatasına ilaveten, ofset kazanç hatalarına bağlı olarak geçiş noktalarının düzensizliği ile meydana gelen hatalar da mevcuttur. Bu hatalar; çevrim anında yanlış bilgi kodlama, bazı kodların kaybolması ve düzensiz bilgi kodlama gibi istenmeyen durumlara sebep olur.

Deney 8.1: ADC0804 entegresini datasheet'ine uygun olarak alıřır hale getiriniz.

Deney 8.2: DAC0800 entegresini datasheet'ine uygun olarak alıřır hale getiriniz.

Deney 8.1' de Elde Edilen Bulgular:

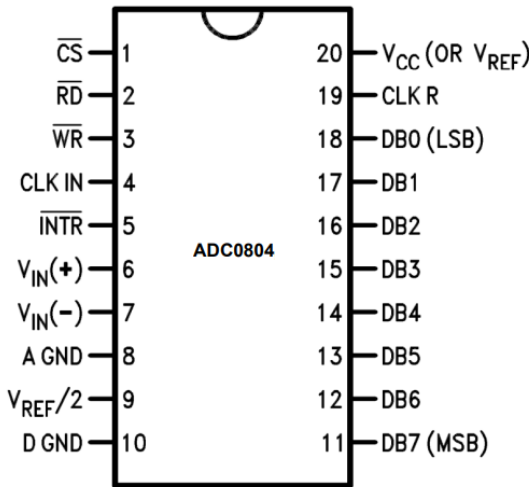
Deney 8.2' de Elde Edilen Bulgular:

Deneylerde Karřılařılan Sorunlar:

Not: Deney raporunun ders suresi iinde doldurulması ve okunaklı – doęru řekilde doldurulmuř olması gerekmektedir. Deney sırasında elde edilmeyen, deney dıřı bilgilerin raporda yazılmaması gerekmektedir. Deneyden alınan puan deneye katılan her ęrenci iin geerli olup deneye katılmayan ęrenci rapor vermeyecektir.

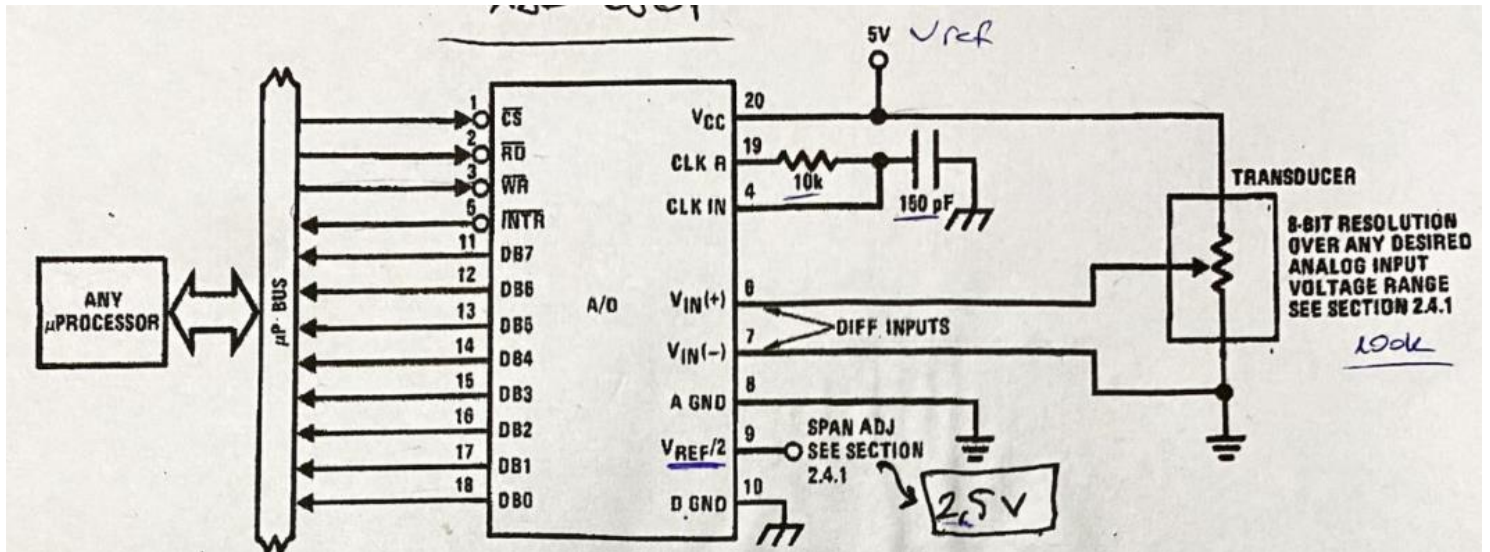
ADC0804 8-Bit, μ P-Compatible, Analog-to-Digital Converter

NFH and DW Package
20-Pin PDIP and SOIC
Top View



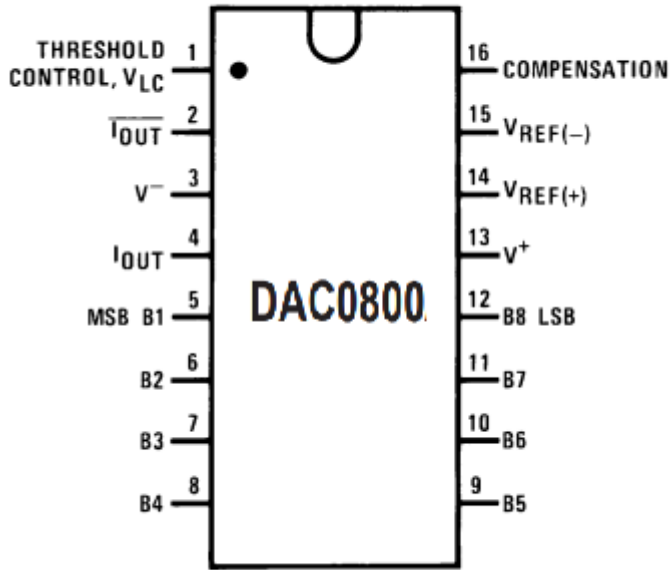
Pin Functions

PIN		I/O	DESCRIPTION
NO.	NAME		
1	CS	I	Chip Select
2	RD	I	Read
3	WR	I	Write
4	CLK IN	I	External Clock input or use internal clock gen with external RC elements
5	INTR	O	Interrupt request
6	$V_{IN}(+)$	I	Differential analog input+
7	$V_{IN}(-)$	I	Differential analog input-
8	A GND	I	Analog ground pin
9	$V_{REF}/2$	I	Reference voltage input for adjustment to correct full scale reading
10	D GND	I	Digital ground pin
11	DB7	O	Data bit 7
12	DB6	O	Data bit 6
13	DB5	O	Data bit 5
14	DB4	O	Data bit 4
15	DB3	O	Data bit 3
16	DB2	O	Data bit 2
17	DB1	O	Data bit 1
18	DB0 (LSB)	O	Data bit 0
19	CLK R	I	RC timing resistor input pin for internal clock gen
20	V_{CC} (or V_{REF})	I	+5V supply voltage, also upper reference input to the ladder



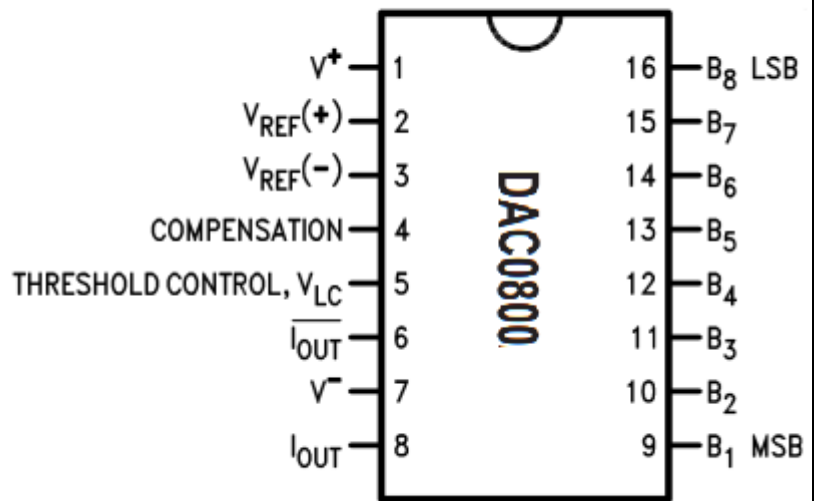
DAC0800 8-Bit Digital-to-Analog Converter

Dual-In-Line Package

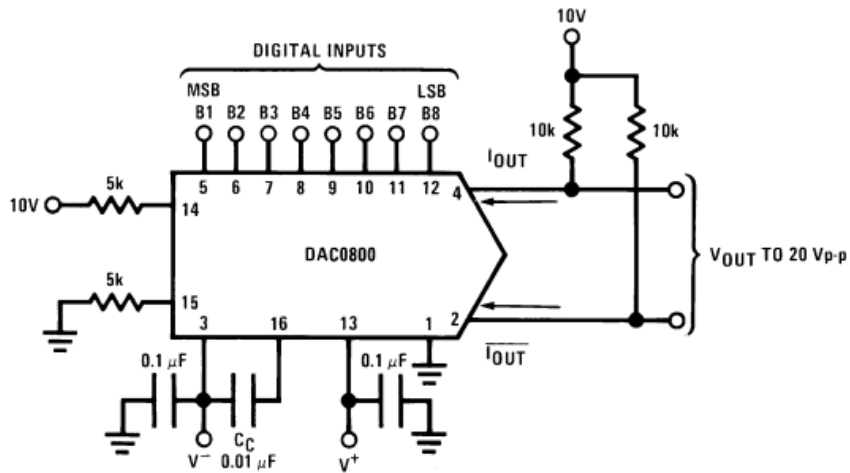


DS005686-13

Small Outline Package



DS005686-14



DS005686-1

FIGURE 1. ±20 V_{p-p} Output Digital-to-Analog Converter (Note 5)