

Hazırlayan(lar):

İsim(1):	isim(2):	isim(3):	isim(4):
Numara(1):	numara(2):	numara(3):	numara(4):

Deney Numarası:5

Deney Uygulama Tarihi: / /20

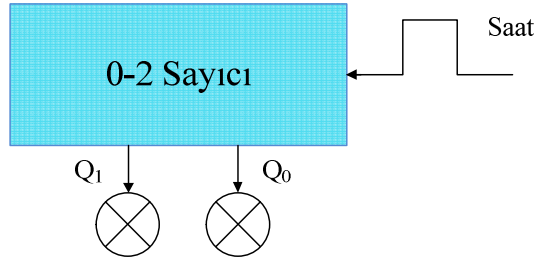
Deneyin Adı: Sayıcılar

Deneyin Amacı:

Deneyden Önce Yapılacaklar: Deneye gelmeden önce ardışıl devrelerin mealy ve moore modellerine göre nasıl tasarlandığını hatırlayınız. Sayıcılar ve flip-flop'lar konularını mutlaka gözden geçiriniz.

Ön Bilgi: Sayıcılar, girişine saat darbesi uygulanması halinde durumunu önceden belirlenen bir sıra dahilinde değiştiren ardışıl devrelerdir. Flip-flop'lar kullanılarak oluşturulabilirler. Genel olarak iki gruba ayrılırlar: Asenkron (Ripple) sayıcılar ve Senkron sayıcılar. Senkron sayıcılarda tüm flip-flop'lara uygulanan ortak bir saat darbesi bulunmaktadır. Böylece tüm flip-flop'lar her saat darbesinde senkron olarak tetiklenmekte ve çıkış üretmektedir. Asenkron sayıcılarda ise yalnızca sayıcının en anlamsız bitini ifade eden flip-flop'un saat girişi dışardan saat darbesi uygulanmakta, diğer flip-flop'ların saat girişlerine ise bir önceki flip-flop'un çıkışı uygulanmaktadır. Bu deneyde ilk olarak belirli bir sıralama doğrultusunda sayma işlemi gerçekleştiren 2-bitlik bir sayıcı tasarlanacak ardından bir sayıcı entegresi kullanılarak sayma işlemi gerçekleştirilecektir.

Deney 5.1: Bu deneyde öncelikle aşağıda blok diyagramı verilen 2 bitlik sayıcı gerçekleştirilecektir. Bu sayıcı çevrimsel olarak 0, 1, 2 değerlerini sayacaktır. Sayıcı 2 değerine geldikten sonra 0'a dönecektir (0→1→2→0).



Uygulama: En az sayıda lojik eleman ve D flip-flop'ları kullanılarak kâğıt üzerinde tasarladığınız ardışıl devreyi deneyde size verilen devrelerle gerçekleyiniz. Yukarıdaki şekilde gösterilen elemanları kurduğunuz devrenin giriş ve çıkışlarına bağlayınız. Değişik giriş değerleri için devrenin çalışmasını gözleyiniz.

Kurduğunuz devre belirsiz duruma geçerse (11) devrenin davranışı nasıl olur? Devre üzerinde deneme yapmadan önce bu soruyu kâğıt üzerinde cevaplayınız ardından flip-flop'lara 11 değeri vererek belirsiz durum için devrenin davranışını inceleyin.

Not: Flip-flop'lara değer yüklerken devreden ayırın giriş değerleriniz verin ve saat işaretini uygulayın. Devreyi tekrar eski haline getirin.

Deney 5.2: 74LS93 sayıcı entegresini datasheet'ine uygun olarak çalışır hale getiriniz. Ardından yine datasheet üzerindeki verileri kullanarak birer birer ve ikişer ikişer sayma işlemlerini gerçekleştiriniz.

Deney 5.3: 74LS93 sayıcı entegresini ve gerekli olan diğer lojik kapıları kullanarak ikili sayı düzeninde 0-9 arası sayan bir sayıcı tasarlayın. Sayma işlemi birer birer ileri yönlü yapılacak ve 9 sayısından sonra 0 sayısına tekrar dönülecektir.

Deney 1'de Elde Edilen Bulgular:

Deney 2 ve Deney 3’de Elde Edilen Bulgular:

Deneyde Karşılaşılan Sorunlar:

Not: Deney raporunun ders süresi içinde doldurulması ve okunaklı – doğru şekilde doldurulmuş olması gerekmektedir. Deney sırasında elde edilmeyen, deney dışı bilgilerin raporda yazılmaması gerekmektedir. Deneyden alınan puan deneye katılan her öğrenci için geçerli olup deneye katılmayan öğrenci rapor vermeyecektir.

74LS93 4-Bit Binary Counter (Birer birer saymak için bakınız Note A, ikişer ikişer saymak için bakınız Note B)

('93A) ['L93]

(TOP VIEW)

'92A, 'LS92, '93A, 'LS93
RESET/COUNT FUNCTION TABLE

RESET INPUTS		OUTPUT			
R ₀ (1)	R ₀ (2)	Q _D	Q _C	Q _B	Q _A
H	H	L	L	L	L
L	X	COUNT			
X	L	COUNT			

NOTES: A. Output Q_A is connected to input CKB for BCD count.
 B. Output Q_D is connected to input CKA for bi-quinary count.
 C. Output Q_A is connected to input CKB.
 D. H = high level, L = low level, X = irrelevant

DM7474 D Flip-Flop

Inputs				Outputs	
PR	CLR	CLK	D	Q	Q̄
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H	H
				(Note 1)	(Note 1)
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	Q̄ ₀

H = High Logic Level
 X = Either Low or High Logic Level
 L = Low Logic Level
 ↑ = Positive-going transition of the clock.

74LS08 AND Kapısı

FUNCTION TABLE (each gate)

INPUTS		OUTPUT
A	B	Y
H	H	H
L	X	L
X	L	L

74LS32 OR Kapısı

FUNCTION TABLE (each gate)

INPUTS		OUTPUT
A	B	Y
H	X	H
X	H	H
L	L	L